

Proposta de Arquiteturas Alternativas de Microprocessadores para Sistemas de Inteligência Artificial

Cleber Jaizer Gomes de Campos {cleberjaizer@yahoo.com}

Cristiano Jory {jory@ppgia.pucpr.br}

Orientador: Afonso Ferreira Miguel

Motivação

As arquiteturas convencionais de microprocessadores encontradas hoje no mercado são de propósito genérico, desenvolvidas para cobrir a maior gama possível de aplicações. Mesmo as modernas arquiteturas que fazem uso de processamento *superscalar* e *pipeline* deixam de suprir diversas características quando se pensa em aplicações de inteligência artificial.

Objetivo

Propõe-se, portanto, neste trabalho o desenvolvimento e teste de arquiteturas ou topologias alternativas de microprocessadores visando exclusivamente a sua aplicação em inteligência artificial. Serão estudadas e analisadas técnicas de inteligência artificial como, por exemplo, máquinas de inferência e redes neurais, de forma a encontrar soluções eficazes em hardware fazendo o programador obter maior eficácia na construção de softwares para sistemas de inteligência artificial.

Teorias e técnicas utilizadas

Um estudo detalhado e aprofundado nas ferramentas de inteligência artificial escolhidas para implementação deve ser feito antes do projeto. Técnicas de *pipeline*, memória *cache*, processamento paralelo, entre outras podem ser implementadas em módulos simples visando a análise de desempenho. Assim, será possível inferir o quanto o microprocessador ganhará em performance no uso de tais técnicas. Para os testes de desempenho do microprocessador a ser desenvolvido, serão desenvolvidos programas para finalidades específicas de IA e também para os microprocessadores mais comumente encontrados no mercado. O desenvolvimento dos programas para o microprocessador de IA serão feitos em um montador assembly a ser desenvolvido também durante o projeto.

Hardware e do software necessários para o desenvolvimento

Todos os recursos para o desenvolvimento deste trabalho encontram-se na própria universidade, sendo o principal recurso um dispositivo de lógica programável (EPLD). A Altera é uma das maiores fabricantes de EPLDs do mundo e possui ferramentas de desenvolvimento que permitem a construção de hardware integrado com o uso de linguagens de descrição de hardware. O desenvolvimento do montador assembly será feito em na plataforma Windows utilizando linguagem C++. Para a realização dos testes de comparação de desempenho, é preciso fazer uma avaliação dos diferentes processadores disponíveis na universidade bem como as ferramentas disponíveis para desenvolvimento de programas em tais computadores. A princípio o comparativo será feito principalmente com a plataforma Intel.

Contexto do projeto

Este projeto fará parte de um trabalho de maior esforço a ser feito nos estudos de doutorado do professor Afonso Ferreira Miguel que é o orientador deste projeto. Trata-se de um projeto científico, que irá proporcionar a comunidade acadêmica novas tecnologias e oportunidades de desenvolvimento.

Bibliografia